

WLL 기지국용 다운 컨버터 설계

김 윤 영* · 문 성 익* · 허 광 삼* · 양 두 영**

Design of the Down Converter for the WLL Base-station

Yun-Young Kim*, Seong-Ig Moon*, Kwang-Sam Heo* and Doo-Yeong Yang**

ABSTRACT

In this paper, A down converter to convert RF signal into IF signal is designed at the WLL base-station. It consists of low noise amplifier module and down mixer module. The low noise amplifier module is composed of three-stage and a feedback circuit is added in the first-stage low noise amplifier in order to obtain unconditional stability and good flatness. The configuration of the down mixer module is a single-ended type gate mixer. For the good isolation characteristic of each port, a bandpass filter and a lowpass filter are inserted in the input and output port. To design the down converter without the IF power amplifier, it is important to maximize conversion gain. So the down converter of this paper is designed for the purpose of obtaining a high conversion gain. From the results, the IF output power is -12.68dBm when the LO and the RF power level are 7dBm and -80dBm, respectively. Also when the LO power level is 7dBm, P_{1dB} is -0.19dBm, and the RF input power range shows 70dB on wide operating range.

Key words : Low noise amplifier module, down mixer module, conversion gain

1. 서 론

무선 가입자망(WLL : Wireless Local Loop)이란 종전의 전화망을 이용하지 않고 기지국을 중심으로 약 2-6km 거리 이내에 있는 가입자 선로를 무선으로 접속하는 전화 시스템 방식이다. 현재 전세계의 전송망을 구축한 사업자들 사이에서 WLL 기술은 가입자

의 접속비용을 줄일 수 있고, 보다 다양한 서비스의 요구에 신속하게 접속하여 제공할 수 있다는 장점 때문에 매우 인기 있는 전송매체로 각광받고 있다. 특히 기존의 이동통신 시스템과 달리 가입자들의 고정성을 가정하므로 가입자와 기지국간의 통신 채널의 변화가 적고, 핸드오프(hand-off) 기능이 요구되지 않아 시스템의 구성이 용이하다. 초기에는 음성 서비스를 목표로 구현되었지만, 업무 분야의 가입자들을 위하여 점차 데이터 속도가 높은 서비스를 통하여 결국에는 광대역 서비스를 수용해야만 하고, 주거지 가입자들에게는 인터넷 액세스 및 멀티미디어 서비스를 제공해야 하므로 WLL 시스템은 협대역 서비스로부

* 제주대학교 대학원

Graduate School, Cheju Nat'l Univ.

** 제주대학교 통신·컴퓨터 공학부, 산업기술 연구소

Faculty of Telecommunication & Computer Eng., Res. Inst. Ind. Tech., Cheju Nat'l Univ.

터 광대역 서비스로 변화되어가고 있다. 이러한 추세에 따라 국내에서도 이미 WLL 방식을 광대역 코드 분할 다원 접속 방식으로 정하여 여러 분야에서 부품 연구개발이 활발히 진행되고 있다.

본 논문에서는 이러한 추세에 맞추어 RF 신호를 IF 신호로 변환시키는 WLL 기지국용 다운 컨버터(down converter)를 설계한다. 다운 컨버터를 설계함에 있어서 IF 전력 증폭기를 추가하지 않고 높은 변환이득(conversion gain)과 넓은 동작범위를 갖도록 하는데 중점을 두고 설계한다. 안테나로 수신되는 미약한 RF 신호를 증폭시키는 저잡음 증폭모듈은 3단으로 설계하는데, 초단은 저잡음을 갖도록 설계하고 두 번째 단계에서는 최대 전력이득을 얻도록 양단정합을 시킨다. 그리고 마지막 단계에서는 최대 출력을 얻을 수 있게 하여 고 이득을 얻도록 설계한다. 저잡음 증폭기에서 증폭된 RF 신호를 LO 신호와 혼합하여 IF 신호를 출력시키는 다운 믹서모듈은 단일종단 게이트(single-ended gate)형으로 설계하고, 각 포트간의 분리도를 향상시키기 위하여 RF 대역통과 필터와 IF 저역통과 필터를 우수한 특성을 갖도록 구현하는 한편, 적절한 바이어스 전압을 선택하고 최대 변환이득과 넓은 동작범위를 갖도록 입·출력 정합회로를 설계한다. 그리고 최종적으로 다운 컨버터를 구성하고 시뮬레이션하여 그 특성을 분석한다.

II. WLL 기지국용 다운 컨버터 구조 및 기능

WLL 기지국용 다운 컨버터는 저잡음 증폭기 모듈

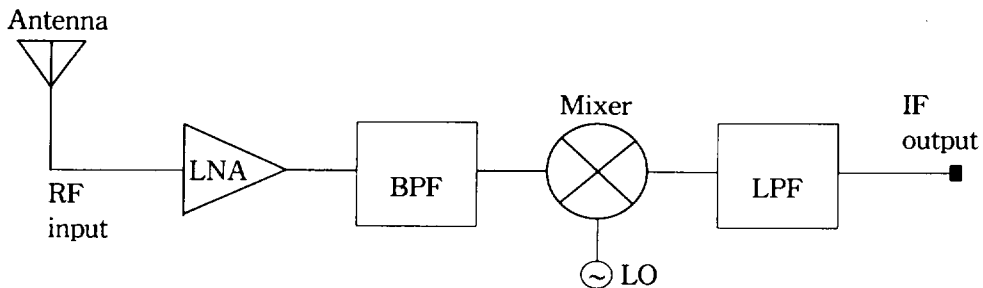


Fig. 1 Block diagram of the down converter

(low-noise amplifier module)과 국부 발진단(local oscillator stage), 마이크로파 필터(microwave filter)를 포함한 다운 믹서모듈(down mixer module)로 구성된다.

일반적으로 다운 컨버터를 설계함에 있어서 경제적인 문제로 인하여 가능한 한 chip화된 부품을 이용하고 저가고성능(low-cost high performance)의 특성을 나타내기 위하여 모듈별 설계에서 특성분석에 의한 레이아웃(layout)이 이루어져야 한다. 따라서 본 논문에서는 각 모듈별로 고성능의 특성을 얻을 수 있도록 최적화시켜 설계하고 IF 전력 증폭단이 없어도 정격 전력이 출력되도록 설계한다.

Fig. 1에 본 논문에서 설계하고자 하는 WLL 기지국용 다운 컨버터의 구성도를 나타내었다. 안테나를 통하여 수신된 미약한 RF 신호는 저잡음 증폭기에서 증폭시키며 이 때 저잡음 증폭단의 이득과 잡음지수는 각각 40dB 이상과 1.2dB 이하로 설정하여 3단 증폭기로 구성한다. 증폭된 신호는 RF 대역통과 필터(BPF)에 의하여 2.3~2.33GHz의 30MHz 대역폭 신호를 통과시키며 다운 믹서단으로 인가된다. 다운 믹서단에서는 RF 신호와 2.175GHz의 LO 신호를 혼합하여 IF 저역통과 필터(LPF)를 거친 후 140MHz의 IF 신호를 출력시키게 된다.

Fig. 1의 다운 컨버터 구성도를 기본으로 하여 본 논문에서는 각 모듈별 설계규격을 만족하도록 최적화하여 원하는 특성을 얻도록 설계한다.

III. 저잡음 증폭모듈 설계

3.1. 저잡음 증폭기의 설계이론

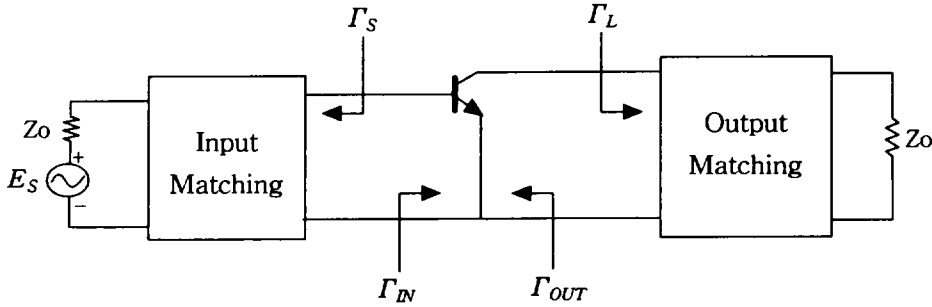


Fig. 2 Block diagram of the amplifier

4단자 망에서 입력이나 출력 단의 반사계수가 1보다 크거나 음의 저항이 놓이면 증폭기가 발진하게 되므로 안정도를 확인하는 것은 매우 중요하다¹⁾. Fig. 2의 증폭기 회로에서 주어진 주파수 범위에서 정합 부하나 소스 임피던스의 값에 관계없이 무조건 안정조건을 만족하기 위해서는 주어진 주파수 범위에서 다음 조건을 만족해야 한다.

$$|\Gamma_S| < 1, \quad |\Gamma_L| < 1 \quad (1)$$

$$|\Gamma_{OUT}| < 1, \quad |\Gamma_{IN}| < 1 \quad (2)$$

위의 조건으로부터 다음과 같은 무조건 안정이 되는 필요충분조건이 유도된다²⁾.

$$K = \frac{|S_{11}|^2 - |S_{22}|^2 + |D|^2}{2|S_{12}S_{21}|} > 1 \quad (3)$$

$$|D| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (4)$$

증폭기의 이득특성에는 전달전력이득, 가용전력이득, 동작전력이득이 있다. 전달전력이득은 입·출력단 각각에서 반사되는 전력을 모두 고려한 상태에서 사용되는 가장 일반적인 경우로, 부하에 전달되는 전력과 입력으로 주어지는 최대 가용전력의 비로 정의된다³⁾.

$\Gamma_{IN} = \Gamma_S^*$ 와 $\Gamma_{OUT} = \Gamma_L^*$ 를 동시에 만족할 때 양단 공역정합(simultaneously conjugate matching)이 이루어지며, 이 때 최대 전력이득을 얻을 수 있다. 가용전력이득은 네트워크에서의 최대 가용전력과 전

원에서의 최대 가용전력의 비를 나타낸 것으로 부하 임피던스와 무관하다. 동작전력이득은 네트워크로 입력되는 전력과 부하까지 전달되는 전력의 비로 나타낸 것으로 소스 임피던스에 무관하다.

전체 잡음 출력 전압은 증폭된 입력 잡음과 증폭기에 의해 생성되는 출력 잡음의 합으로 표현되고, 잡음지수는 증폭회로 안에서 발생하는 잡음의 정도를 나타낸다⁴⁾. n개의 증폭기가 cascade로 연결되었을 때 전체 잡음지수는 다음과 같다.

$$F = F_1 + \frac{F_2 - 1}{G_{A1}} + \frac{F_3 - 1}{G_{A1}G_{A2}} + \dots \quad (5)$$

여기서 F_i 와 G_{Ai} 는 각 단에서의 잡음지수와 가용전력이득을 나타낸다. 이와 같은 설계 파라미터들을 이용하여 저잡음과 고이득을 갖도록 저잡음 증폭기를 설계하여야 한다.

3.2. 저잡음 증폭기 설계 및 결과

WLL 기지국에 사용되는 저잡음 증폭기의 설계규격은 다음과 같다.

일반적으로 저잡음 증폭기 설계 시 가장 먼저 고려해야 할 부분은 적절한 트랜지스터의 선택이다. 특히 3단 증폭기 설계 시에는 각 단별로 요구되는 특성과 개략적인 설계사양을 고려하여 이에 부합되는 트랜지스터를 선택한다. 그리고 원하는 잡음지수, 전력이득, 출력전력을 고려해야 한다. 초단에서는 2GHz에서 잡

Table 1. Specifications of the low noise amplifier for the WLL base-station

항 목	규 격	단 위	기 타
주파수 범위	2.3 ~ 2.33	GHz	기지국 수신단
이 득	40 ± 1	dB	
이득평탄도	± 0.5	dB	Max
잡음지수	1.2	dB	Max
입출력 VSWR	1.5		max
임피던스	50	Ω	

음지수가 0.4dB인 우수한 저잡음 특성을 갖는 hp사의 ATF10136 MESFET를 사용하여 소스와 그라운드 사이에 인덕터를 추가시켜서 이득평탄도를 개선시켰을 뿐만 아니라, 무조건 안정인 조건을 만들어서 발진 가능성을 억제시켰다. 두 번째 단계에서는 2GHz에서 0.5dB의 매우 우수한 잡음특성과 높은 전력이득 특성을 갖는 excelics사의 EPA060B-70 FET를 사용하여 양단 정합회로를 구성하였다. 양단 정합을 취하게 되면 입·출력단에서 반사가 없어지고 최대 전력 이득을 얻을 수 있다. 세 번째 단계는 전체 저잡음 증폭기의 최종 단계로, 높은 출력전력에서도 안정된 동작특성을 얻을 수 있도록 설계하여야 한다. 본 논문에서는 stanford사의 MMIC 소자인 SCA-4를 사용하였다. SCA-4는 2GHz에서 출력전력이 38dBm까지 안정된 동작을 하므로 최종 단 설계에 적합하며, 사용 주파수에서 무조건 안정을 만족하므로 최대 출력특성을 얻기 위해서 양단 정합을 취하였다. 마지막 단계에서의 잡음지수는 앞의 두 단의 이득이 크기 때문에 비교적 큰 값의 잡음지수가 나오더라도 전체 잡음지수에는 큰 영향을 미치지 않는다. 설계에 사용된 시뮬레이션

틀은 Serenade 8.0이고, 제작사에서 제공하는 각 소자의 파라미터 값을 이용하여 설계하였다. Fig. 3에 설계된 3단 저잡음 증폭기의 회로도를 나타내었고, 각 소자값들은 Table 2에 나타내었다.

Table 2. Designed values of the three-stage low noise amplifier

소 자	설계값	소 자	설계값	소 자	설계값
C ₁	1pF	L ₁	4.1nH	L ₅	1.5nH
C ₂	6.8pF	L ₂	1nH	L ₆	6.8nH
C ₃	1.2pF	L ₃	4.7nH	L ₇	3.9nH
C ₄	13.2pF	L ₄	4.7nH	L ₈	2.2nH

Table 2의 설계제원을 가지고 마이크로스트립 라인을 추가한 후 시뮬레이션한 결과를 Fig. 4와 Fig. 5에 나타내었다. Fig. 4는 3단 저잡음 증폭기의 전달특성 및 반사특성 결과를 나타낸 것으로, 이득은 47.98dB이고 이득평탄도는 ±0.15dB로서 Table 1의 WLL 기

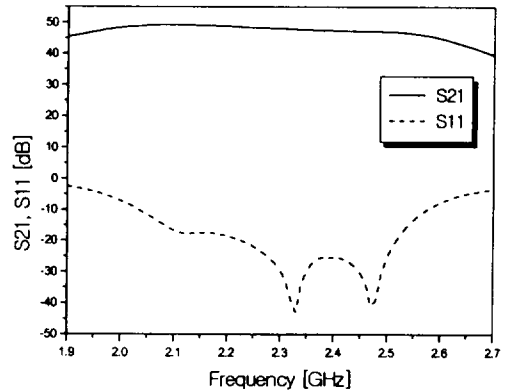


Fig. 4 S-parameter of the amplifier

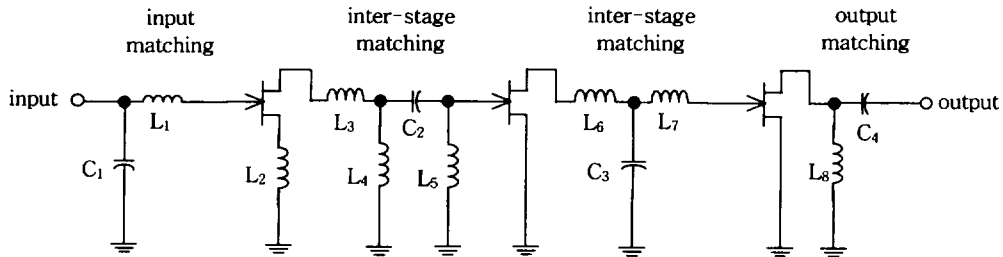


Fig. 3 Circuit diagram of the three-stage low noise amplifier

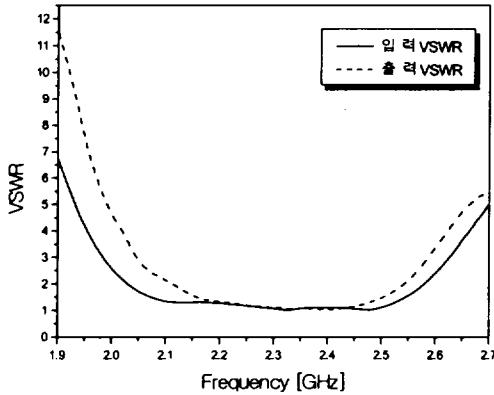


Fig. 5 VSWR of the amplifier

지국용 설계규격보다 매우 우수한 특성을 보였다. Fig. 5는 입출력 정재파비(VSWR)를 나타낸 것으로, 입력 정재파비는 최대 1.07이고 출력 정재파비는 최대 1.12로서 1.5인 설계규격과 비교해 보았을 때 매우 우수한 특성을 보였다.

IV. 다운 믹서모듈 설계

믹서는 업/다운 컨버터에서 요구하는 주파수로 변환시키는 역할을 하며, 최대한의 변환이득과 낮은 고조파 왜곡을 얻을 수 있도록 설계하여야 한다. 믹서에 사용되는 비선형 능동소자는 주로 FET와 다이오드가 사용된다. FET 믹서는 다이오드 믹서에 비해 특성상 혼변조 왜곡이 작고 동작범위가 넓으며, 변환이득이 높고 잡음성능이 매우 우수하다는 장점이 있다. 뿐만 아니라, 게이트, 소스, 드레인 간의 분리도 성능이 우수하므로 증계기 구성의 단순화를 도모할 수 있다. 그리고 저전력 국부발진의 레벨에 의해서도 믹서로서 동작이 가능하다. 이러한 FET 믹서는 다이오드 믹서의 성능을 개선하는 여러 가지 장점으로 인해 그 이용이 계속 증가되어 왔다.

4.1. 다운 믹서의 원리

본 논문에서는 비선형성이 가장 두드러진 지점인 핀치오프(pinch-off) 영역에서 전달컨덕턴스의 비선형

성을 이용하여 전력소모가 적고 변환이득이 큰 단일 종단 게이트 믹서를 설계한다. 단일종단 게이트 믹서는 FET가 핀치오프 영역에서 동작하고, FET 전달컨덕턴스의 비선형 특성에 의해서 주파수 혼합이 이루어진다. 핀치오프로 바이어스 되어있는 FET의 게이트나 소스에 큰 LO 신호를 인가하면 전달컨덕턴스가 비선형적으로 크게 변화하게 되고, 게이트로 인가되는 RF 신호의 주파수 혼합과 함께 증폭이 되어 출력단에 나타나게 된다.

LO 신호가 ON-OFF 특성을 가질 만큼 충분히 크고 FET의 액티브 영역에서 전달컨덕턴스가 일정한 상태일 때 V_{LO} 와 g_m 을 시간 축에 따라 나타내면, g_m 의 변화는 반파정류된 정현파와 비슷한 특성을 나타낸다⁵⁾. FET의 전달컨덕턴스 g_m 을 수식으로 표현하면 다음과 같다.

$$g_m(t) = g_{ms} \left(\frac{1}{2} + \frac{2}{\pi} \cos w_p t - \frac{2}{3\pi} \cos 3w_p t + \dots \right) \quad (6)$$

여기서 g_{ms} 는 전달컨덕턴스의 직류성분을 나타낸다. 혼합기에 인가되는 RF 신호와 LO 신호를 식 (7)과 (8)처럼 나타내면 게이트에 인가되는 신호는 식 (9)로 나타낼 수 있다.

$$V_{RF}(t) = V_{RF} \cos w_s t \quad (7)$$

$$V_{LO}(t) = V_{LO} \cos w_p t \quad (8)$$

$$\begin{aligned} V_g(t) &= V_{LO}(t) + V_{RF}(t) \\ &= V_{LO} \cos w_p t + V_{RF} \cos w_s t \end{aligned} \quad (9)$$

FET의 다른 요소들은 일정한 값으로 유지시키고 게이트에 $V_g(t)$ 를 인가하면 드레인 전류 $i_d(t)$ 를 구할 수 있다.

$$\begin{aligned} i_d(t) &= g_m(t) V_g(t) \\ &= g_m \left[\frac{V_{LO}}{\pi} + \frac{1}{2} (V_{LO} \cos w_p t + V_{RF} \cos w_s t) \right. \\ &\quad \left. + \frac{V_{LO}}{\pi} \cos 2w_p t + \frac{V_{RF}}{\pi} \cos (w_p + w_s) t \right. \\ &\quad \left. + \frac{V_{RF}}{\pi} \cos (w_p - w_s) t - \dots \right] \end{aligned} \quad (10)$$

식 (10)에서 나타난 것처럼 FET의 드레인 전류에

는 f_{LO} , f_{RF} , $nf_{LO} \pm mf_{RF}$ 등의 주파수 성분이 나타나며, $f_{RF} - f_{LO}$ 성분을 저역통과 필터로써 선택해 내면 다운 믹서가 된다.

4.2. 다운 믹서 설계

MESFET를 이용한 다운 믹서는 소자의 비선형 특성을 이용하는데, 게이트-소스 사이의 쇼트키 장벽이 비선형 특성을 가지므로 주파수 변환이 가능하고 변환된 주파수가 MESFET 자체에 의해 증폭되므로 변환된 IF 전력은 RF 전력보다 커지게 된다. 다운 믹서를 설계하는 과정은 먼저 다운 믹서의 구조를 결정하고, 이에 알맞은 MESFET를 선택하여 변환이득을 고려한 게이트 바이어스를 찾는 후, 입·출력 정합을 하여 최대 변환이득을 갖도록 설계한다. 본 논문에서는 필요한 LO 전력과 디바이스 가격, 저주파에서의 왜곡 특성을 고려하여 hp사의 ATF10136 MESFET를 선택하였다. 이 소자는 12GHz 이하의 동작 주파수를 가지고 있으며, 저잡음용 증폭기나 발진기, 믹서용으로 널리 이용되고 있다. 게이트 믹서는 FET 소자의 핀치오프 상태에서의 전압-전류 특성을 이용하는데, 본 논문에서 사용된 ATF10136 MESFET를 핀치오프 상태로 만들기 위하여 $V_{GS} = -0.81V$, $I_D = 6.57mA$, $V_{DS} = 2.98V$ 의 바이어스를 주고, 이때의 산란 파라미터를 이용하여 입·출력 정합회로를 구현하고, RF 신호는 2.315GHz, LO 신호는 2.175GHz, IF 신호는 140MHz가 되도록 설계한다⁶⁾. 그리고 설계시 사용한 시뮬레이션 툴은 Serenade 8.0으로서, 이 툴은 하모닉 밸런스 해석이 가능하며, hp사의 MESFET 소자인 ATF10136이 라이브러리로 제공되고 있다. 하모닉 밸런스 해석법이란 선형 해석과 비선형 해석을 병행해서 사용하는 방법으로, 회로의 동작특성을 해석하는 과정에서는 비선형 해석을 하고 회로의 정합 과정에서는 선형적인 해석을 하게 된다.

다운 믹서의 출력단에는 IF 신호, RF 신호와 LO 신호뿐만 아니라 여러 고조파 성분 등 불필요한 주파수 성분들도 나타나게 된다. 따라서 이러한 불필요한 성분들을 제거하는 과정이 필요하다. 즉, 고조파와 영상신호를 제거하고 IF 신호만을 뽑아내기 위해 출력단에 저역통과 필터를 추가시킨다. 본 논문에서는 IF

출력신호만을 얻기 위해 Tchebyschev 저역통과 필터를 구현하고, 다운 믹서의 출력단에 나타나는 RF 주파수, 국부발진 주파수 및 고조파 성분을 고려하여 250MHz에서 -36dB 이하의 값을 갖도록 설계한다. Fig. 6은 설계된 저역통과 필터의 전달특성과 반사특성을 나타낸 것이다. 설계결과 0~160MHz 주파수 범위에서 S_{11} 값은 -20dB 이하로 나타났고, 200MHz 이상의 주파수 대역에서는 S_{21} 값이 급격히 떨어지므로 고조파 성분들을 비롯한 불필요한 주파수 성분들을 제거시킬 수가 있다.

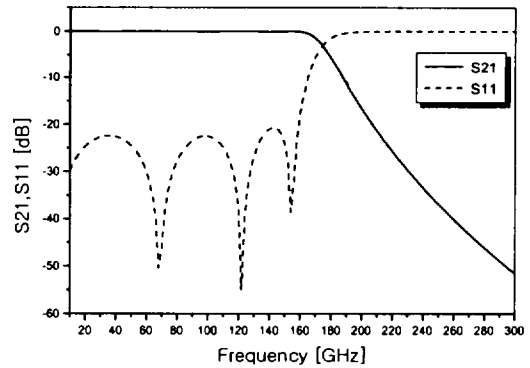


Fig. 6 S-parameter of the lowpass filter

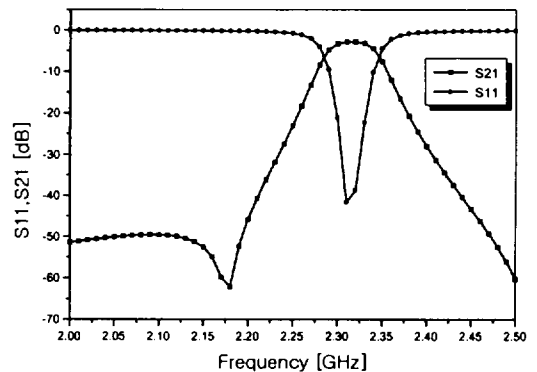


Fig. 7 S-parameter of the bandpass filter

LO 신호의 전력이 RF 신호에 비해 매우 높기 때문에 미약한 양의 LO 전력이 RF 신호 입력단으로 반사될 경우에도 혼합기의 성능에는 큰 악영향을 미치게 된다. 또한 LO 신호 주파수와 RF 신호 주파수

가 인접해 있기 때문에 LO 신호와의 분리도를 높이고 RF 입력단에서 RF 신호만을 통과시키기 위한 대역통과 필터가 필요하다. 본 논문에서는 3-pole의 $\lambda/4$ 공진부를 이용한 헤어핀라인(hairpin-line) 대역통과 필터를 설계한다. 헤어핀라인 필터는 마이크로스트립 라인으로 구현한 다른 형태의 필터에 비해 필터의 크기를 줄일 수 있다는 장점이 있다. 뿐만 아니라 커플링 라인(coupling line)의 수를 조정함으로써, 필터의 컷오프(cutoff) 특성을 용이하게 개선시킬 수 있다. Fig. 7은 본 논문에서 설계한 RF 대역통과 필터의 전달 및 반사특성을 나타낸 것이다. 설계결과 2.3~2.33GHz 주파수 범위에서 S_{11} 은 -20dB 이하로 나타났고, S_{21} 은 -3dB의 삽입손실을 보였다. 그리고 2.175GHz의 LO 주파수에서는 S_{21} 값이 -60dB 이하로 떨어지므로 LO 주파수가 RF 입력단에 미치는 영향을 크게 줄일 수 있다.

믹서 설계의 이득 효율은 LO와 RF 신호가 입력단에서 최소 감쇠를 하면서 게이트에 인가되도록 하는데 달려있다. 입력 정합회로를 설계하는 과정에서 RF 신호와 LO 신호에 대해 모두 정합이 이루어져 반사되는 신호 없이 그대로 전달된다면 최적의 상태이지만, 실제 회로 구현은 불가능하므로 어느 한 주파수를 기준으로 설계를 하게 된다. 이 때 LO 신호를 기준으로 설계를 하게 되면 단지 LO 전력의 손실이지만, RF 신호에 대해 부정합이 되었을 경우에는

다운 믹서의 변환효율에 직접적인 영향을 미치게 된다. 따라서 입력 정합회로를 설계하는 과정에서는 미약한 신호인 RF 신호를 기준으로 설계하여 변환효율을 향상시킬 수 있도록 하여야 한다. 큰 변환이득과 낮은 잡음지수를 얻기 위해서는 입력단을 IF에 대해 최적으로 정합시켜야 하며, 게이트 바이어스 회로는 IF 신호 주파수에 대해 낮은 임피던스 값을 제공하면서 RF 신호에 대해 정합이 이루어지도록 해야 한다⁷⁾. 그리고 논문에서는 LO 신호가 인가되는 마이크로스트립 라인도 정합회로의 일부로 사용하여 보다 큰 변환이득을 얻도록 최적화시켜 설계한다.

4.3. 다운 믹서 시뮬레이션 결과 및 분석

Fig. 8은 설계된 다운 믹서를 최적화시킨 회로도를 나타낸 것이고, Table 3은 각 소자의 설계값을 나타낸 것이다.

Fig. 8의 회로도에 마이크로스트립 라인을 추가한 후, Table 3의 설계제원을 가지고 시뮬레이션한 결과를 Fig. 9에서 Fig. 12에 나타내었다. Fig. 9는 LO 전력을 4.5 ~ 7.5dBm 범위로 변화시켰을 때 변환이득을 나타낸 것으로 최대 변환이득 값은 LO 전력이 6.9dBm 일 때 18.54dB로 나타났다. 이 결과, 일반적인 믹서의 변환이득이 6 ~ 10dB인 점과 비교해 볼 때 매우 우수한 변환이득 특성을 갖는다. Fig. 10은 RF 주파수에 따른 분리도를 나타낸 것이고, Table 4

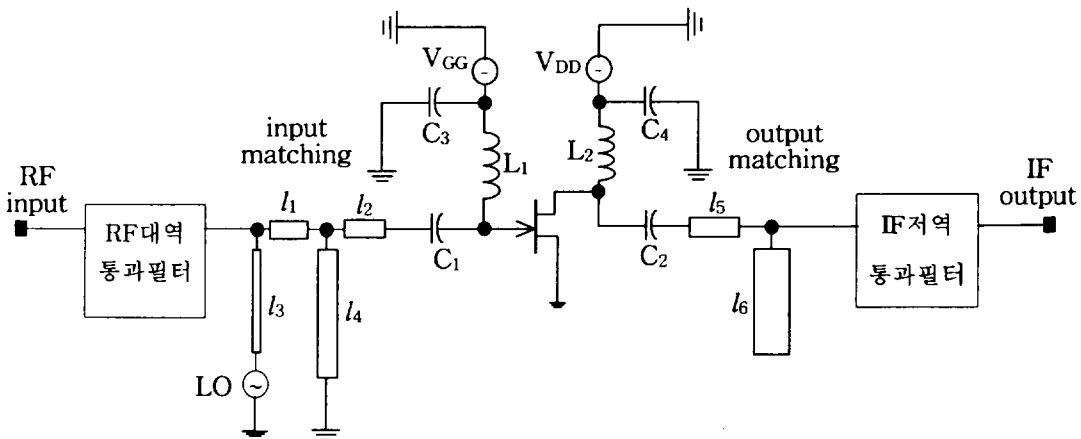


Fig. 8 Circuit diagram of the down mixer

Table 3. Designed values of the down mixer

소자	설계값	소자	설계값	
V_{GG}	-0.8V	C_4	220pF	
V_{DD}	3V	h_1	w	2.925mm
			d	4.792mm
L_1	150nH	h_2	w	2.925mm
			d	4.942mm
L_2	150nH	h_3	w	0.962mm
			d	15.7 mm
C_1	4pF	h_4	w	2.577mm
			d	22.383mm
C_2	8pF	h_5	w	2.925mm
			d	7.02 mm
C_3	220pF	h_6	w	4.427mm
			d	14.72mm

* w : 선로의 폭, d : 선로의 길이

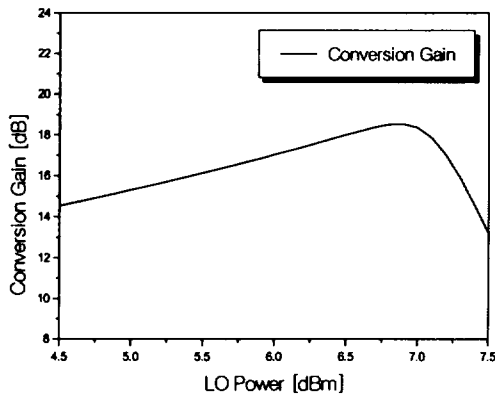


Fig. 9 Conversion gain of the down mixer

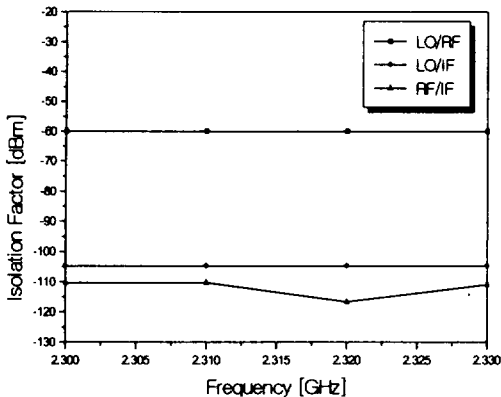


Fig. 10 Isolation factor

는 일반적인 다운 믹서의 분리도와 비교한 것이다. 분리도는 LO 신호와 RF 신호, LO 신호와 IF 신호, 그리고 RF 신호와 IF 신호가 각각 얼마나 서로 영향을 미치지 않고 동작을 잘 할 수 있는가를 나타내는 척도이다. 다운 믹서에서 LO 신호가 RF 신호 입력단에 영향을 미치지 않아야 하며, IF 출력단에도 LO 신호와 RF 신호가 영향을 미치지 말아야 한다. 다운 믹서의 RF 입력단에 높은 전력의 LO 신호가 반사되면 혼합특성이 저하되고, 또한 IF 출력단에 RF 신호나 LO 신호 성분이 높은 전력으로 나타나게 되면 IF 신호만을 출력시키기가 어려워진다. 따라서 각 신호간의 분리도 특성이 양호해야 다운 믹서로서의 동작이 우수하다. LO/RF 분리도는 LO 전력을 0dBm으로 고정시킨 상태에서 RF 입력단에 나타나는 LO 신호의 전력 값인데, 이 결과 나타나는 LO 전력이 -10dBm 이하이면 우수한 분리도 특성을 갖는다는 것을 말해준다. LO/IF 분리도는 LO/RF 분리도와 마찬가지로 LO 전력을 0dBm으로 고정시킨 상태에서 IF 단에 나타나는 LO 전력 값이다. 그리고 RF/IF 분리도는 IF 출력단에 RF 신호가 어느 정도 영향을 미치는지를 나타내는 양으로서, RF 신호전력을 0dBm으로 고정시킨 후 IF 출력단에 나타나는 RF 신호의 전력 값이다. Table 4에서 보여주는 것처럼, 본 논문에서 설계한 다운 믹서가 일반적인 다운 믹서보다 매우 우수한 분리도 특성이 나타남을 확인할 수 있다.

Table 4. Comparing data of the designed down mixer and the general down mixer

분리도	설계된 다운 믹서	일반적인 다운 믹서
LO/RF	-59.97dBm	-20 ~ -30dBm
LO/IF	-104.8dBm	-40 ~ -50dBm
RF/IF	-110.31 ~ -116.71dBm	-40 ~ -50dBm

Fig. 11은 입력신호와 출력신호의 선형성을 확인하기 위해서 RF 신호 대 IF 신호 값을 확인한 것이다. Fig. 11로부터 선형적인 동작범위를 나타내는 1dB 이득 억압 지점인 P_{1dB} 포인트가 -1.01dBm으로 나타남을 확인할 수 있다. P_{1dB} 란 선형적인 출력특성을 나

타내는 최대 출력전력에서 1dB 억압된 지점을 말한다. 이 때의 RF 입력전력은 -19dBm을 나타냈는데, 일반적으로 WLL 기지국 수신 단의 저잡음 증폭기를 통해 다운 믹서로 입력되는 RF 전력이 -70 ~ -30dBm인 점을 고려하면 넓은 RF 입력 전력범위에서 선형적으로 동작함을 알 수 있다. Fig. 12는 다운 믹서의 잡음지수를 나타낸 것으로 LO 신호전력이 6.9dBm 일 때 8.6dB의 잡음특성을 나타내고 있다. 일반적인 혼합기의 잡음지수가 6 ~ 15dB인 점을 고려하면 우수한 특성임을 확인할 수 있다.

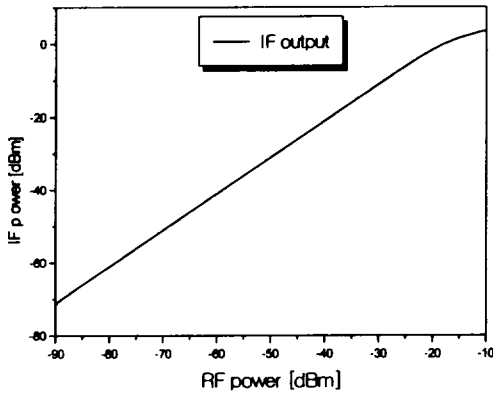


Fig. 11 IF power vs RF power

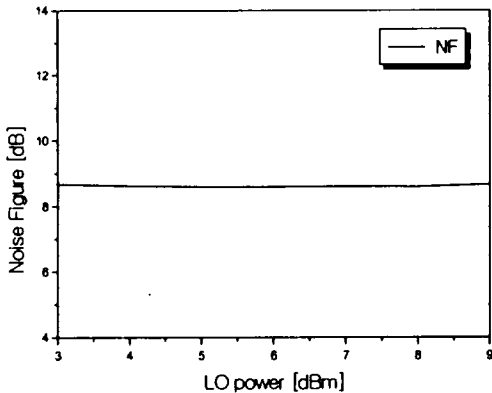


Fig. 12 Noise figure of the down mixer

V. WLL 기지국용 다운 컨버터 설계결과 및 분석

설계된 저잡음 증폭기들과 다운 믹서모듈을 결합한 전체 레이아웃을 Fig. 13에 나타내었고, 레이아웃된 다운 컨버터의 크기는 89mm×66.18mm이다. 설계 시에 사용된 기판은 유전율 값이 2.5이고 높이가 31mil, 그리고 유전체 손실 탄젠트(tangent loss)가 0.0019인 테프론 기판이다. 보통, 다운 컨버터는 변환손실로 인한 IF 전력손실을 위해 IF 전력 증폭기를 추가로 사용해야 하지만 본 논문에서는 다운 믹서를 게이트 믹서로 설계하여 고이득의 변환효율을 얻으므로써 별도로 IF 전력 증폭기를 사용할 필요가 없다. 그리고 논문에서는 RF 대역통과 필터의 삽입손실을 보상하기 위하여 저잡음 증폭기의 이득을 설계규격보다 높게 설계하였다.

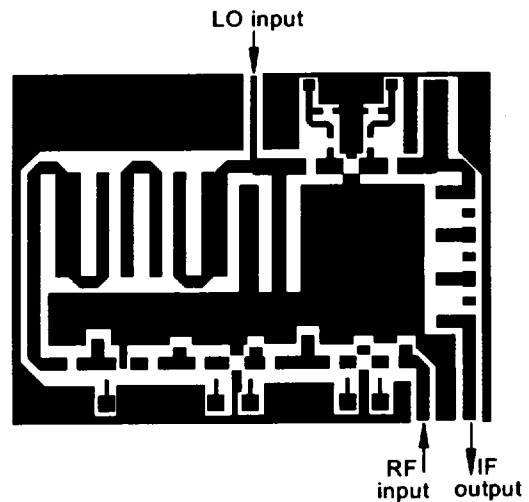


Fig. 13 Layout of the designed down converter (89mm×66.18mm)

Fig. 14는 최대 변환이득을 얻을 수 있을 때의 IF 단 출력 스펙트럼을 나타낸 것이다. LO 전력레벨이 7dBm이고, RF 입력전력은 -80dBm일 때 IF 출력전력은 -12.68dBm으로 나타났고, 영상주파수 신호들과 고조파 신호들의 스펙트럼 성분은 -66.11dBc 이하로 나타났다. 일반적으로 WLL 기지국 수신단에서 IF 출력전력이 -10 ± 3 dBm이고 잡음전력이 약 -55dBc 이하이므로 설계결과 다운 컨버터로서의 성능이 우수함을 확인할 수 있다. Fig. 15는 RF 입력전력이 -120

~ -60dBm일 때, LO 신호전력에 따른 변환이득을 나타낸 것으로, 저잡음 증폭기의 이득이 더해져서 다운 컨버터 출력단에 나타나는 최대 변환이득은 LO 신호가 7dBm일 때 67.34dB를 얻었다. 이 결과로부터 RF 신호전력이 -80dBm일 때 IF 출력전력은 -12.66dBm정도가 됨을 예측할 수 있다.

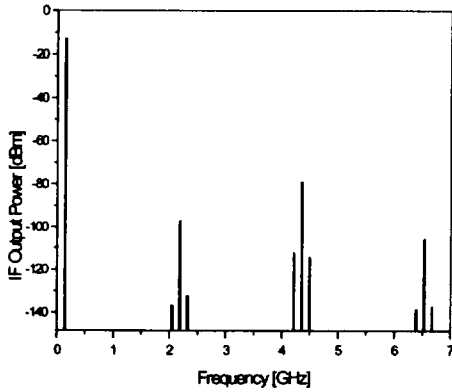


Fig. 14 IF output power of the down converter

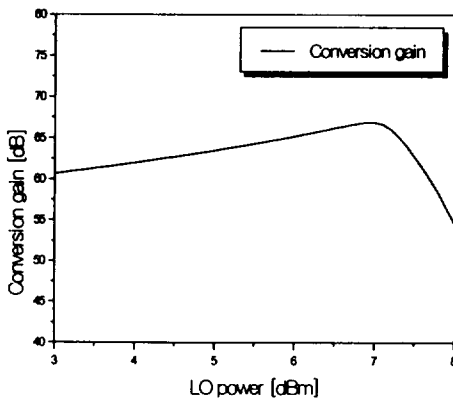


Fig. 15 Conversion gain of the down converter

Fig. 16은 입력신호와 출력신호의 선형성을 확인하기 위해서 RF 신호 대 IF 신호 값을 확인한 것이다. Fig. 16으로부터 선형적인 동작범위를 나타내는 1dB 이득 억압 지점인 P_{1dB} 포인트가 -0.19dBm으로 나타남을 확인할 수 있다. 이 때의 RF 입력전력은 -67dBm을 나타냈는데, 일반적으로 WLL 기지국 수신안테나로 입력되는 RF 전력이 -110 ~ -70dBm인

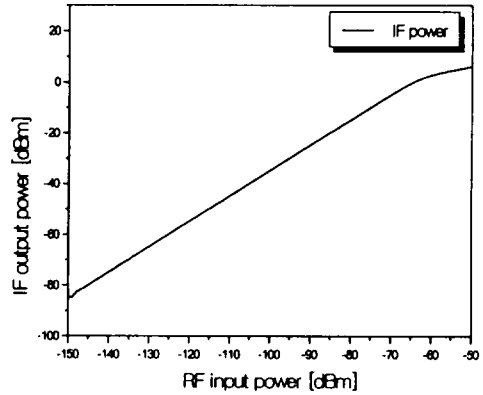


Fig. 16 RF power vs IF power

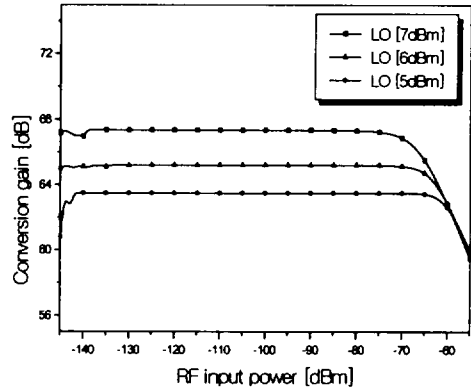


Fig. 17 Conversion gain of the down converter

점을 고려하면 넓은 RF 입력 전력범위에서 선형적으로 동작함을 알 수 있다. 즉 -110dBm이하의 미약한 RF 신호에서도 우수한 성능을 나타내고 있다. Fig. 17은 LO 신호전력을 5dBm, 6dBm, 7dBm으로 고정시켰을 때 RF 입력전력에 따른 변환이득을 나타낸 것이고, Table 5는 그 결과 값을 나타낸 것이다. Table 5에서 보면, LO 전력이 작을수록 변환이득이 줄어드는 반면에, 선형적으로 동작할 수 있는 RF 입력전력 범위는 늘어남을 알 수 있다. 이 결과로서 변환이득에 중점을 두고 설계할 것인가, 아니면 동작범위에 중점을 두고 설계할 것인가에 따라 LO 신호의 입력전력을 결정할 수 있다. 보통 WLL 기지국에 수신되는 RF 입력전력 범위는 60dB 이하이므로, 본 논문에서는 변환이득에 중점을 두고 다운 컨버터를 설

계하였다.

Table 5. The characteristic of the designed down converter

LO 전력	변환이득	1dB 압축점	동작범위
5dBm	63.48dB	-60dBm	-142 ~ -60dBm (82dB)
6dBm	65.19dB	-63dBm	-135 ~ -63dBm (72dB)
7dBm	67.34dB	-67dBm	-138 ~ -67dBm (71dB)

VI. 결 론

본 논문에서는 WLL 기지국용 다운 컨버터를 설계 하였으며, 높은 변환이득과 넓은 범위의 RF 입력전력에서도 우수한 성능을 갖도록 최적설계 하였다. 설계 시에 사용한 시뮬레이션 툴은 선형 해석과 비선형 해석이 가능한 serenade8.0을 사용하였다. 다운 컨버터 설계에 사용된 소자는 우선 저잡음 증폭 모듈에서 초단 저잡음 용으로 hp사의 ATF10136 MESFET 소자를 사용하여 우수한 잡음특성을 얻도록 하였다. 두번째 단과 세 번째 단에서는 excelics사의 EPA060B-70 FET와 stanford사의 SCA-4 MMIC 소자를 사용하여 높은 이득을 얻었으며, 초단에 귀환회로를 추가하여 이득평탄도를 개선시켰다. 다운 믹서 모듈에서는 hp사의 MESFET 소자인 ATF10136을 사용하여 하모닉 밸런스 해석을 통한 입·출력 정합 회로를 구성해서 높은 변환이득을 얻도록 하였다. 특히 LO 신호가 입력되는 마이크로스트립 라인을 입력 정합회로의 일부분으로 포함하여 최적설계 하였다. 이와 더불어, RF 대역통과 필터와 IF 저역통과 필터를 저지대역에서 매우 우수한 특성을 갖도록 설계해서, 각 포트간의 분리도와 IF 출력단에 나타나는 영상신호나 고조파신호 억제 정도를 설계규격과 비교했을 때 매우 양호하게 나타남을 확인 할 수 있었다. 본 논문의 다운 컨버터 설계결과 LO 전력레벨이 7dBm이고, RF 입력전력은 -80dBm일 때 IF 출력전력은 -12.68dBm으로 나타났고 영상주파수 신호들과

고조파 신호들의 스펙트럼 성분은 -66.11dBc 이하로 나타났다. 일반적으로 WLL 기지국에서 IF 출력전력이 -10 ± 3 dBm이고 잡음전력이 약 -55dBc 이하이므로 설계결과 다운 컨버터로서의 성능이 우수함을 확인할 수 있었다. 그리고 LO 전력레벨이 7dBm일 때 선형적인 동작범위를 나타내는 1dB 이득 억압 지점인 P_{1dB} 포인트는 RF 입력전력이 -67dBm일 때에 -0.19dBm으로 나타났다. 이 결과 RF 입력전력은 -138 ~ -67dBm으로 70dB 이상의 동작범위를 보였는데, 일반적으로 WLL 기지국 수신 안테나로 입력되는 RF 전력이 -110 ~ -70dBm인 점을 고려하면 넓은 RF 입력 전력범위에서 선형적으로 동작함을 확인할 수 있었다.

참고 문헌

- 1) Guillermo Gonzalez, 1997, *Microwave Transistor Amplifiers Analysis and Design*, Prentice-Hall, pp.212-322.
- 2) J. M. Rollett, 1962, Stability and Power-Gain Invariants of Linear Twoports, *IRE Trans. Circuit Theory*, Vol. CT-9, pp. 29-32.
- 3) Max W. Medley, 1993, *Microwave and RF Circuit : Analysis, Synthesis and Design*, Artech House, pp.118-121.
- 4) Samuel Y. Liao, 1987, *Microwave circuit Analysis and Amplifier Design*, Prentice-Hall, pp.89-95, pp.166-168.
- 5) Tetsuo Hirota and Hiroyo Ogawa, 1984, A Novel K-band balanced FET Up-converter, *IEEE Trans. Microwave Theory Tech.*, Vol. MTT-32, pp.679-683.
- 6) J. E. Sitch and P. N. Robson, 1973, The Performance of GaAs Field-Effect Transistors as Microwave Mixers, *IEEE Proc. Letters*, pp.399-340.
- 7) 이정란, 1999, WLL 기지국용 단일종단 게이트 혼합기 설계 및 제작, 제주대학교 석사학위논문.